

**銀膜を介した銅マイクロバンプ接合技術により、
工程負荷の少ない低温・低圧の半導体 3次元プロセスを実現
～先端半導体の高性能化・小型化への貢献を期待～**

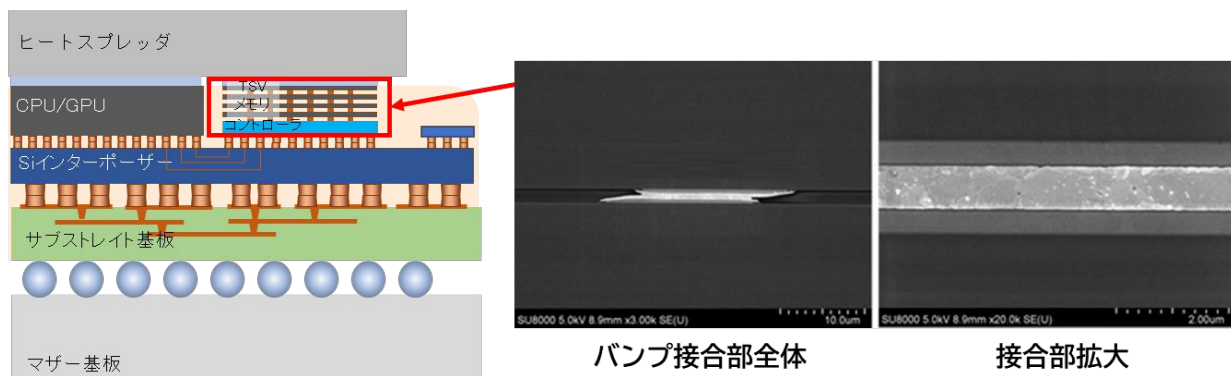
株式会社ダイセル(本社:大阪市北区、代表取締役社長:小河義美)と大阪大学(本部:大阪府吹田市、総長:西尾章治郎)産業科学研究所フレキシブル 3D 実装協働研究所は、半導体の 3次元実装に対応した新たな技術開発により、低温(180~250℃)・低加圧(0~0.4 MPa)・短時間(10分)・直径20μm・ピッチ150μmの、半導体のさらなる小型化・高性能化に貢献する銀膜を介した銅マイクロバンプ*1接合を実現しました。この接合技術は、国立研究開発法人新エネルギー・産業技術総合開発機構(NEDO)の先導研究(助成)／先端半導体製造技術(後工程技術)／ポスト5G半導体のための高速通信対応高密度3D実装技術の研究開発*2で得られた成果です。

ポスト5G、及び6G社会の到来を機に、通信インフラからスマートフォンやタブレット端末といったエッジデバイスまでのあらゆるハードウェアで、膨大な情報を低遅延で高速に伝達する半導体高度化技術への要求が急速に高まっています。その実現には半導体の高集積化に伴う微細化と接続端子の増加が求められ、製造プロセスにおいては前工程での微細化加工だけではなく、後工程で複数の半導体を3次元で集積するパッケージ実装技術の重要度が増しています。

半導体チップ間の接続において、現状20~30μmサイズの接続端子には、銅マイクロバンプ接合のためにはんだめっきが使われており、高温・高加圧の厳しいプロセス条件が必要でした。20μmを切るさらなる微細化の実現には、はんだの限界を打ち破り各種特性が期待できる銅の直接接合が必要です。銅直接接合は、これまでも世界中で研究開発事例が報告されていますが、銅の酸化し易さと接合面平滑化の困難さから現実的なプロセスは得られておりませんでした。

今回開発した技術は、伝統的な銅マイクロバンプ上に銀スパッタ膜を付与し、成長した銀の突起物により、低温、低加圧、及び大気中の条件での短時間接合を実現しました。本研究結果により、半導体の3次元実装プロセスの簡素化に大きく貢献し、先端半導体の高性能化・小型化への貢献が期待されます。

当社は、長年培ってきた高機能材料や加工技術の強みを生かし、エレクトロニクス実装材料の研究開発、及び事業化を加速し、便利・快適な社会の実現に貢献してまいります。



【図:電子回路内における半導体3次元実装の断面(左)、マイクロバンプ接合部の断面(右)】

* 1 : 銅マイクロバンプ : 半導体チップに形成された突起状の微細な銅電極

* 2 : 詳細はこちらをご覧ください。

ポスト 5G 情報通信システム基盤強化研究開発事業

https://www.nedo.go.jp/activities/ZZJP_100172.html

プレスリリース

https://www.daicel.com/news/assets/pdf/20210628_1.pdf

< 本件に関するお問い合わせ先 >

株式会社ダイセル

スマート SBU 事業推進室 戦略企画グループ

担当: 八甫谷 (はっぽうや)

TEL: 03-6711-8255